

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-057404

(43)Date of publication of application : 27.02.2001

(51)Int.Cl.

H01L 23/28  
H01L 21/56  
H01L 21/60  
H01L 25/065  
H01L 25/07  
H01L 25/18

(21)Application number : 11-245854

(71)Applicant : ROHM CO LTD

(22)Date of filing : 31.08.1999

(72)Inventor : SHIBATA KAZUTAKA

(30)Priority

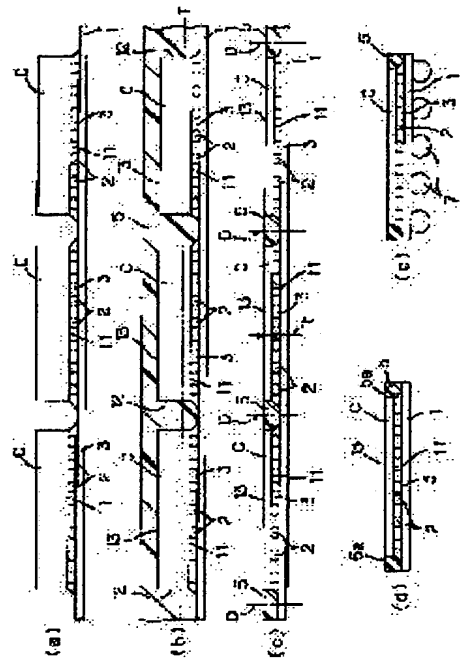
Priority number : 11160066 Priority date : 07.06.1999 Priority country : JP

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To manufacture a thin semiconductor device without cracking or chipping a semiconductor chip.

SOLUTION: A semiconductor chip C is bonded on a substrate 1 with the face down. In this state, the semiconductor chip C is sealed with a resin 5. Subsequently, the resin 5 and an inactive surface 13 side of the semiconductor chip C are simultaneously ground until a grinding target thickness T is obtained and thus the semiconductor chip C is made thin. Furthermore, the resin 5 and substrate 1 are cut along cutting line D so that individual semiconductor device pieces are separated.



## LEGAL STATUS

[Date of request for examination] 24.10.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3339838

[Date of registration] 16.08.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2001-57404  
(P2001-57404A)

(43)公開日 平成13年2月27日 (2001.2.27)

(51)IntCl. <sup>7</sup>	識別記号	F I	テームト* (参考)
H 0 1 L 23/28		H 0 1 L 23/28	Z 4 M 1 0 9
21/56		21/56	R 5 F 0 4 4
21/60	3 1 1	21/60	3 1 1 Q 5 F 0 6 1
25/065		25/08	B
25/07			

審査請求 有 請求項の数15 O L (全 12 頁) 最終頁に続く

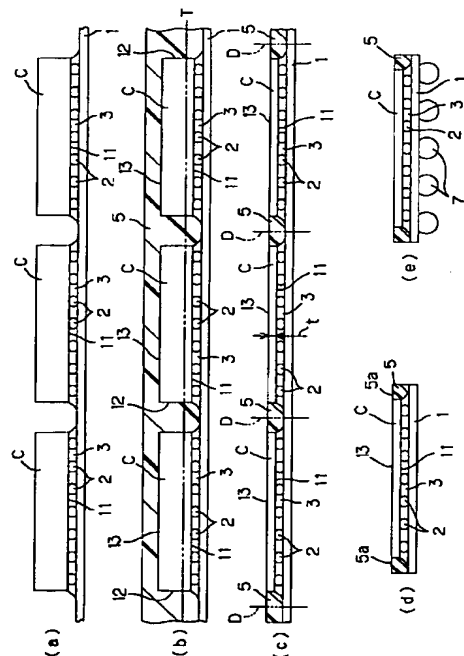
(21)出願番号	特願平11-245854	(71)出願人	000116024 ローム株式会社 京都府京都市右京区西院清崎町21番地
(22)出願日	平成11年8月31日(1999.8.31)	(72)発明者	柴田 和孝 京都市右京区西院清崎町21番地 ローム株式会社内
(31)優先権主張番号	特願平11-160086	(74)代理人	100087701 弁理士 稲岡 耕作 (外2名)
(32)優先日	平成11年6月7日(1999.6.7)	Fターム(参考)	4M109 AA01 BA01 BA04 CA05 CA21 DB15 DB16 DB17 5F044 AA01 AA02 KK01 LL01 LL11 MM04 RR18 RR19 5F061 AA01 BA01 BA04 CA05 CA21 CB13 DD12
(33)優先権主張国	日本 (J P)		

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】半導体チップの割れや欠けを生じさせることなく薄型の半導体装置の製造を実現する。

【解決手段】半導体チップCは、基板1にフェースダウンで接合される。この状態で、半導体チップCは樹脂5で封止される。次いで、樹脂5および半導体チップCの非活性表面13側が研削目標厚Tまで同時に研削され、半導体チップCが薄型化される。さらに、切断ラインDに沿って、樹脂5および基板1を切断することにより、半導体装置の個片が切り出される。



## 【特許請求の範囲】

## 【請求項 1】半導体チップと、

この半導体チップの側壁を覆い、上記半導体チップの活性表面とは反対側の表面である非活性表面と面一に形成された表面を有する保護樹脂とを含む半導体装置。

【請求項 2】上記半導体チップの活性表面に電気接続され、上記保護樹脂外に露出する露出部を有する外部接続端子をさらに含むことを特徴とする請求項 1 記載の半導体装置。

【請求項 3】上記半導体チップが接合されている基板をさらに含むことを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】上記半導体チップは、活性表面が上記基板に対向した状態で、当該基板に接合されていることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】基板と、この基板に活性表面を対向させた状態で当該基板に接合され、上記活性表面とは反対側の表面である非活性表面を露出させた半導体チップとを含むことを特徴とする半導体装置。

【請求項 6】上記基板は、配線パターンが形成された配線基板であることを特徴とする請求項 3 ないし 5 のいずれかに記載の半導体装置。

【請求項 7】上記基板は、別の半導体チップであり、全体としてチップ・オン・チップ構造を成していることを特徴とする請求項 3 ないし 5 のいずれかに記載の半導体装置。

【請求項 8】半導体チップを、この半導体チップの少なくとも側壁を覆う保護樹脂で封止する樹脂封止工程と、上記半導体チップの活性表面とは反対側の表面である非活性表面側と、この半導体チップの側壁を覆っている上記保護樹脂とを同時に研削または研磨する研削工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 9】上記樹脂封止工程の前に、上記半導体チップを基板に接合するチップ接合工程をさらに含むことを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 10】上記チップ接合工程では、上記半導体チップは、その活性表面を上記基板に対向させた状態で当該基板に接合されることを特徴とする請求項 9 記載の半導体装置の製造方法。

【請求項 11】上記基板は、リードフレームであり、上記チップ接合工程では、上記半導体チップは、非活性表面を上記リードフレームに対向させた状態で当該リードフレームに接合され、

上記樹脂封止工程の前に、上記リードフレームの所定箇所と上記半導体チップの活性表面の所定箇所とをボンディングワイヤで接続する接続工程をさらに含み、

上記樹脂封止工程では、上記半導体チップの活性表面および上記ボンディングワイヤが併せて樹脂封止され、

上記研削工程では、上記リードフレームの上記非活性表面側に位置する部分が上記半導体チップの非活性表面側

の研削に先だって研削されることを特徴とする請求項 9 記載の半導体装置の製造方法。

【請求項 12】上記チップ接合工程では、上記基板に複数個の半導体チップが接合され、

上記樹脂封止工程では、上記基板上の複数個の半導体チップが樹脂封止され、

上記研削工程は、上記複数の半導体チップに関して並行して行われ、

上記研削工程の後に、所定個数の半導体チップを含む半導体装置個片に切り出す切り出し工程をさらに含むことを特徴とする請求項 9 ないし 11 のいずれかに記載の半導体装置の製造方法。

【請求項 13】上記切り出し工程は、上記保護樹脂と上記基板とを同時に切断する工程を含むことを特徴とする請求項 12 記載の半導体装置の製造方法。

【請求項 14】基板上に、半導体チップを、当該半導体チップの活性表面を上記基板に対向させて接合するチップ接合工程と、

上記半導体チップの活性表面とは反対側の表面である非活性表面側を研削または研磨する研削工程とを含むことを特徴とする半導体装置の製造方法。

【請求項 15】上記チップ接合工程では、上記基板に複数個の半導体チップが接合され、

上記研削工程は、上記複数の半導体チップに関して並行して行われ、

上記研削工程の後に、上記基板を切断することにより、所定個数の半導体チップを含む半導体装置個片を切り出す切り出し工程をさらに含むことを特徴とする請求項 14 記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、とくに薄型化に有利な半導体装置およびその製造方法に関する。

## 【0002】

【従来の技術】半導体装置の典型的な組立工程は、半導体ウエハをダイシングして個別半導体チップを作成する工程と、半導体チップをリードフレームにダイボンディングする工程と、半導体チップのパッドとリードフレームとをワイヤボンディングする工程と、リードを外部に引き出した状態で樹脂モールドする工程とを含む。半導体装置全体の薄型化のためには半導体チップ自体の薄型化が必要である。そこで、半導体ウエハのダイシングに先立ち、ウエハの非活性表面（裏面）をグラインダーで研削する研削工程が行われる。こうして一定の厚さまで薄くしたウエハをダイシングして個別半導体チップが切り出される。

【0003】ところが、薄い半導体ウエハをダイシングソーで分割すると、ウエハの割れやチップの欠けが生じる。そのため、ダイシング前のウエハの薄型化には限界がある。そこで、最近では、先にダイシングを行い、そ

の後に、ウエハの裏面研削を行うことが提案されている。すなわち、図9(a)に示されているように、ウエハ100の活性表面101を露出させた状態で、非活性表面102側がダイシングテープ105に接着させられる。この状態で、ダイシングソー107によって、活性表面101側から、約50 $\mu$ mの深さまでウエハ100に切り溝103を付けるハーフカット工程が行われる。このハーフカット工程に引き続いて、図9(b)に示すように、非活性表面102側のダイシングテープ105を剥がし、活性表面101側にダイシングテープ106を貼着する。この状態で、グラインダー109を用いて、非活性表面102側の研削、すなわち裏面研削が行われる。この裏面研削は、切り溝103に到達するまで行われる。裏面研削によって切り溝103が現れたときには、厚さが約50 $\mu$ mの半導体チップ個片110が得られることになる。

【0004】このようにして、ダイシング時における割れや欠けの問題を生じさせることなく、薄型化された半導体チップ110を作成できる。こうして作成された半導体チップは、その後、実装基板に搭載され、外部端子の接続および樹脂モールドなどの工程を経て、半導体装置（集積回路素子）として完成されることになる。

#### 【0005】

【発明が解決しようとする課題】ところが、薄型化された半導体チップ110は、ハンドリング時に割れや欠けが生じるおそれがある。すなわち、たとえば、実装基板への搭載は、ロボットによって自動で行われることになるが、ロボットのハンドで保持される際などに加わる外力により、薄い半導体チップ110は、割れてしまったり、また、角部が容易に欠けてしまったりする。

【0006】したがって、上述の従来技術は、ダイシング時におけるチップの割れおよび欠けを防ぐことができた、ハンドリング時における割れや欠けといった新たな問題を招来することとなっていた。そこで、この発明の目的は、上述の技術的課題を解決し、半導体チップの割れや欠けを生じさせることなく製造することができる構造の半導体装置を提供することである。

【0007】また、この発明の他の目的は、半導体チップの割れや欠けを生じさせることなく半導体装置を製造するための方法を提供することである。

#### 【0008】

【課題を解決するための手段および発明の効果】上記の目的を達成するための請求項1記載の発明は、半導体チップと、この半導体チップの側壁を覆い、上記半導体チップの活性表面とは反対側の表面である非活性表面と面一に形成された表面を有する保護樹脂とを含む半導体装置である。上記の構成によれば、半導体チップの側壁は、保護樹脂で覆われていて、この保護樹脂は、半導体チップの非活性表面と面一に形成された表面を有している。

【0009】このような半導体チップは、請求項8に記載されているように、半導体チップを、この半導体チップの少なくとも側壁を覆う保護樹脂で封止する樹脂封止工程と、上記半導体チップの活性表面とは反対側の表面である非活性表面側と、この半導体チップの側壁を覆っている上記保護樹脂とを同時に研削または研磨する研削工程とを含むことを特徴とする製造方法により製造することができる。なお、請求項2に記載のように、上記半導体装置は、上記半導体チップの活性表面に電気接続され、上記保護樹脂外に露出する露出部を有する外部接続端子をさらに含むことが好ましい。

【0010】この場合に、外部接続端子は、配線基板に接合された半田ボールなどのボール状端子であってもよいし、半導体チップにボンディングワイヤを介して電気接続されたリードフレームであってもよい。請求項3記載の発明は、上記半導体チップが接合されている基板をさらに含むことを特徴とする請求項1または2記載の半導体装置である。この構成の半導体装置は、請求項9に記載されているように、上記樹脂封止工程の前に、上記半導体チップを基板に接合するチップ接合工程をさらに含む製造方法により作成することができる。

【0011】この場合に、上記半導体チップは、活性表面が上記基板に対向した状態で、当該基板に接合されていてもよい（請求項4）。この場合、上記チップ接合工程では、上記半導体チップは、その活性表面を上記基板に対向させた状態で当該基板に接合されることになる（請求項10）。この構成の場合には、半導体チップは、いわゆるフェースダウンで基板に接合される。したがって、半導体チップの活性表面は、基板によって保護される。

【0012】また、請求項11に記載のように、上記基板は、リードフレームであってもよい。この場合には、上記チップ接合工程では、上記半導体チップは、非活性表面を上記リードフレームに対向させた状態で当該リードフレームに接合され、上記樹脂封止工程の前に、上記リードフレームの所定箇所と上記半導体チップの活性表面の所定箇所とをボンディングワイヤで接続する接続工程をさらに含み、上記樹脂封止工程では、上記半導体チップの活性表面および上記ボンディングワイヤが併せて樹脂封止され、上記研削工程では、上記リードフレームの上記非活性表面側に位置する部分が上記半導体チップの非活性表面側の研削に先だって研削されることが好ましい。この場合、半導体チップの活性表面は、保護樹脂によって保護されることになる。

【0013】たとえば、チップ接合工程では、比較的厚い半導体ウエハ（たとえば、300～700 $\mu$ m厚）をダイシングして得られた半導体チップ個片が、基板に接合される。このような厚い半導体ウエハからの半導体チップ個片の切り出しは、容易であり、半導体チップに割れや欠けが生じることがない。そして、このような厚い

半導体ウェハから取り出された厚い半導体チップは、ロボットなどによるハンドリングの際に、割れや欠けが生じることがない。

【0014】そして、半導体チップを保護樹脂で封止し、さらにこの保護樹脂と半導体チップの非活性表面側とを同時に研削することにより、半導体基板の非活性表面と保護樹脂の表面とを面一にできる。この研削の際、半導体チップは、保護樹脂により周囲が保護された状態で研削されていくので、欠けが生じたりするおそれはない。このようにして、半導体チップの厚みを薄くでき、こうして得られた半導体装置は、半導体チップの側壁が保護樹脂により覆われていて、半導体チップのいずれの角部も保護樹脂により保護されている。したがって、たとえ研削によって半導体チップを非常に薄くした場合（たとえば、100～200 $\mu$ m）であっても、半導体チップが損傷を受けるおそれはない。

【0015】すなわち、半導体装置をロボットを用いてプリント配線基板などに実装する場合であっても、半導体チップに割れや欠けが生じるおそれがない。また、請求項12に記載のように、上記チップ接合工程では、上記基板に複数個の半導体チップが接合されてもよい。この場合、上記樹脂封止工程では、上記基板上的の複数個の半導体チップが樹脂封止され、上記研削工程は、上記複数の半導体チップに関して並行して行われ、上記研削工程の後に、所定個数の半導体チップを含む半導体装置個片に切り出す切り出し工程がさらに行われることが好ましい。

【0016】これにより、複数個の半導体装置を一括して製造することができる。この場合に、複数個の半導体チップの樹脂封止は、個別に行われてもよく、また、一括して行われてもよい。一括して複数個の半導体チップを樹脂封止する場合には、請求項13に記載のように、上記切り出し工程は、上記保護樹脂と上記基板とを同時に切断する工程を含むこととすればよい。なお、請求項6に記載のように、上記基板は、配線パターンが形成された配線基板であってもよいし、また、請求項7に記載のように、上記基板は、別の半導体チップであって、全体としてチップ・オン・チップ構造の半導体装置が構成されてもよい。

【0017】チップ・オン・チップ構造を採用する場合に、土台となる親チップ上に複数個の子チップをフェースダウンで接合し、この複数個の子チップについて、保護樹脂および非活性表面側の研削を同時に行えば、子チップの表面の高さを均一にすることができるという利点がある。なお、基板に対する半導体チップの接合は、たとえば、金バンプなどのバンプを介して行われてもよい。

【0018】請求項5記載の発明は、基板と、この基板に活性表面を対向させた状態で当該基板に接合され、上記活性表面とは反対側の表面である非活性表面を露出さ

せた半導体チップとを含むことを特徴とする半導体装置である。この場合に、基板の側壁を覆う保護樹脂が設けられていてもよいし、このような保護樹脂がなくてもよい。最終製品の形態において、基板の非活性表面は、保護樹脂などにより覆われることなく外部に露出することになるが、基板に対向している活性表面側の表層領域に形成されている素子に対する外部からの影響は無視できる。活性表面は、基板と対向させられることにより保護されることになるが、必要に応じて、活性表面と基板との間に樹脂剤を充填すれば、活性表面側の表層領域に形成された素子の保護には十分である。

【0019】なお、上記半導体チップは、非活性表面に対する研磨または研削処理によって、薄型化（好ましくは、100 $\mu$ mないし200 $\mu$ mの厚さに薄型化）されていることが好ましい。このような半導体装置は、請求項14に記載のように、基板上に、半導体チップを、当該半導体チップの活性表面を上記基板に対向させて接合するチップ接合工程と、上記半導体チップの活性表面とは反対側の表面である非活性表面側を研削または研磨する研削工程とを含むことを特徴とする製造方法によって作製することができる。

【0020】この場合に、半導体チップの樹脂封止はされてもされなくてもよい。研削工程は、半導体チップの樹脂封止を行わなくても、問題なく実行できる。樹脂封止工程を省けば、製造工程が著しく簡素化されるから、生産コストを低く抑えることができ、かつ、生産性を向上できる。ただし、半導体チップの活性表面の保護のためには、半導体チップの活性表面と基板との間の空隙に樹脂剤を注入する工程がさらに含まれていることが好ましい。

【0021】なお、請求項15に記載されているように、上記チップ接合工程では、上記基板に複数個の半導体チップが接合され、上記研削工程は、上記複数の半導体チップに関して並行して行われてもよい。この場合には、上記研削工程の後に、上記基板を切断することにより、所定個数の半導体チップを含む半導体装置個片を切り出す切り出し工程をさらに含むことが好ましい。これにより、複数個の半導体装置を一括して製造することができる。

【0022】

【発明の実施の形態】以下では、この発明の実施の形態を、添付図面を参照して詳細に説明する。図1は、この発明の第1の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。図1(a)は、半導体チップ接合工程を示す。ポリイミド基板などの基板1には、予め配線パターンが、たとえば銅箔のエッチングなどによって形成されている。この基板1には、複数の半導体チップCがフェースダウンで接合される。すなわち、半導体チップCは、トランジスタや抵抗などの素子が形成された活性表層領域側の表面である活性表面11を基板1に

対向させた状態で、パンプ 2 を介して、基板 1 に接合されており、この基板 1 に形成された配線パターンに電気的に接続されている。

【0023】基板 1 に接合される半導体チップ C は、比較的大きな厚み、たとえば、 $300 \sim 700 \mu\text{m}$  程度の厚みを有している。このような半導体チップ C は、 $300 \sim 700 \mu\text{m}$  の厚い半導体ウエハ（図示せず）をダイシングソーで分割することによって得られる。このように十分に厚いウエハは、ダイシング工程において割れや欠けが生じることがなく、かつ、このダイシング工程を経て得られる厚い半導体チップ C は、その後、基板 1 に接合するためのハンドリング時においても割れや欠けが生じるおそれがない。

【0024】半導体チップ C が基板 1 に接合された後には、必要に応じて、活性表面 11 と基板 1 との間の空隙に液状樹脂 3（アンダーフィル）が注入される。図 1 (b) は、半導体チップ接合工程に続いて行われる樹脂封止工程を示す。この樹脂封止工程では、基板 1 に接合された複数の半導体チップ C を一括して収容するキャビティが形成された金型（図示せず）が用いられ、基板 1 上の複数の半導体チップ C が樹脂 5 によって一括して封止される。これにより、各半導体チップ C の側壁 12 と、活性表面 11 とは反対側の非活性表面 13 とが樹脂 5 で覆われる。また、活性表面 11 と基板 1 との間の空隙の側方が、樹脂 5 で封止され、こうして活性表面 11 が保護される。

【0025】図 1 (c) は、樹脂封止工程に続いて、樹脂 5 の硬化後に行われる研削工程を示す。研削工程では、図 1 (b) において二点鎖線で示す研削目標厚 T まで、グラインダーを用いて研削が行われる。すなわち、樹脂 5 が研削され、半導体チップ C の非活性表面 13 が露出せられる。その後は、樹脂 5 および半導体チップ C の非活性表面 13 側の研削が同時に進行し、研削目標厚 T まで研削される。この研削目標厚 T は、たとえば、研削後の半導体チップ C の厚み  $t$  が、 $100 \sim 200 \mu\text{m}$  程度となるように設定される。

【0026】続いて、たとえば、ダイシングソーを用いて、半導体チップ C 同士の間を設定された切断ライン D に沿って、樹脂 5 および基板 1 が切断され、図 1 (d) に示すように、半導体装置の個片が切り出される。この切り出し工程によって切り出された半導体装置は、半導体チップ C の側壁が全周にわたって樹脂 5 で覆われている。そして、この樹脂 5 の上面 5a と研削後の非活性表面 13 とは面一になっており、半導体チップ C の角部は樹脂 5 により覆われていて、いずれの位置においても保護されている。

【0027】この切り出し工程の後には、必要に応じて、図 1 (e) に示すように半田ボール 7 などの外部端子が設けられる。図 2 は、半田ボール 7 の近傍の構成を拡大して示す断面図である。基板 1 の半導体チップ C 側の

表面には、パンプ 2 の接合位置に、予め導体パターン 15 が形成されている。基板 1 には、所定の位置において、導体パターン 15 を反対側の面において露出させるための孔 16 が形成されている。この孔 16 の内壁と、導体パターン 15 とは反対側の表面における孔 16 の縁部付近には、導体パターン 17 が形成されている。導体パターン 15 および 17 の形成は、たとえば、銅の電解めっきにより行うことができる。

【0028】このような基板 1 の裏面側には、印刷により半田ボール 7 が孔 16 の位置に転写される。そして、必要に応じてリフローを施すことにより、半田ボール 7 を構成する半田の一部が孔 16 に入り込み、導体パターン 15 および 17 と接合されることになる。このようにして、図 1 (e) に示すボールグリッドアレイ (BGA) 型の半導体装置が得られる。なお、孔 16 の内壁から基板 1 の裏面にかけて形成された導体パターン 17 は省略することができ、この導体パターン 17 が無くても、導体パターン 15 に接合された良好な半田ボール 7 の形成が可能である。

【0029】むろん、図 1 (d) に示すように、外部端子のないランドグリッドアレイ (LGA) 型の半導体装置を完成品としてもよい。以上のようにこの実施形態によれば、半導体チップ C のダイシングは厚いウエハから行い、その後、厚い半導体チップ C を基板 1 に実装し、さらに樹脂封止した後に、研削を行って半導体チップ C を薄型化している。したがって、ダイシング時における割れや欠け、またはハンドリング時における割れや欠けが生じるおそれがない。そして、半導体装置個片への切り出しは、樹脂 5 によって薄い半導体チップ C が保護されている状態で行われるので、この切り出し工程において半導体チップ C が損傷を受けることもない。

【0030】さらに、最終的に得られる半導体装置は、半導体チップ C の側壁の全周が樹脂 5 で覆われており、さらに、半導体チップ C の非活性表面 13 と樹脂 5 とが面一になっていて、半導体チップ C の角部が露出することがない。そのため、その後のハンドリング時においても、樹脂 5 によって半導体チップ C を保護することができる。このようにして、半導体チップ C に割れや欠けを生じさせることなく、極めて薄型の半導体装置を作成することができる。

【0031】なお、半導体チップ C の非活性表面 13 は露出することになるが、半導体チップ C の活性表面 11 は基板 1 に対向しており、かつ、半導体チップ C の側壁は樹脂 5 で覆われているため、半導体チップ C の活性表面領域は十分に保護されている。図 3 は、この発明の第 2 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 3 において上述の図 1 に示された各部に対応する各部には図 1 の場合と同一の参照符号を付して示す。

【0032】上述の第 1 の実施形態においては、複数の

10

20

30

40

50

半導体チップCを一括して樹脂モールドするようにしているが(図1(a)参照)、この実施形態においては、個々の半導体チップCに対応した複数のキャビティ21が形成された金型20を用いて、各半導体チップCの樹脂モールドを個別に行うようにしている(図3(a)、図3(b))。この場合、切断ラインDは、個別樹脂モールドの間の位置に設定される。したがって、モールド樹脂5は、切断されず、基板1のみが切断されることになる。

【0033】樹脂封止工程の後には、樹脂5の硬化後、基板1の切断に先だて、研削工程が行われる(図3(c))。すなわち、グラインダーなどを用いて、研磨目標厚T(図3(b)参照)まで、樹脂および半導体チップCの非活性表面13側が研削される。切り出し工程で個片に切り出された半導体装置(図3(d))には、必要に応じて、外部端子形成工程(図3(e))が施され、たとえば、半田ボール7からなる外部端子が設けられる。

【0034】図4は、この発明の第3の実施形態に係る半導体装置の組み立て工程を工程順に示す断面図である。この図4において上述の図1に示された各部に対応する各部には図1の場合と同一の参照符号を付して示す。この実施形態においても、図3に示された第2の実施形態の場合と同じく、個々の半導体チップCが、個別に樹脂封止される。ただし、この実施形態においては、比較的粘度の高い液状樹脂5を各半導体チップCの位置に滴下して硬化させることにより樹脂封止を行うようにしており、金型を用いることなく樹脂封止工程が達成される(図4(a))。

【0035】樹脂封止後は、樹脂5の硬化後に、図4(b)に示すように、樹脂5および半導体チップCが、グラインダーなどを用いて研削目標厚T(図4(a)参照)まで同時に研削される。この後の工程は、図3(d)(e)の工程と同様である。図5は、この発明の第4の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図5において上述の図4に示された各部に対応する各部には図4の場合と同一の参照符号を付して示す。

【0036】この実施形態では、樹脂封止工程(図5(a))において、液状樹脂5が、半導体チップCの側壁12の部分のみに被着させられて硬化させられる。これにより、その後の研削工程(図5(b))においては、樹脂5および半導体チップCの非活性表面13側を同時に研削する際に、樹脂5の研削量が少なくなるので、研削工程に要する時間を短縮できる。第1ないし第4の実施形態は、半導体チップCの少なくとも側壁部は全周にわたって樹脂5で封止され、この樹脂5と半導体チップCの非活性表面側が同時に研削される点において共通しており、これにより、半導体チップCと、この半導体チップCの側壁12を全周にわたって覆う樹脂5の表面5aとが面一の状態となった装置が得られる。

【0037】図6は、この発明の第5の実施形態に係る

半導体装置の組立工程を工程順に示す断面図である。この図6において、上述の図1に示された各部に対応する部分には同一の参照符号を付して示すこととし、説明の重複を省く。この実施形態では、いわゆるチップ・オン・チップ構造の半導体装置が組み立てられる。すなわち、ポリイミドなどからなる基板1には、土台となる親半導体チップCmがダイボンディングされている。すなわち、親半導体チップCmは、非活性表面32を基板1に対向させて接合されている。この親半導体チップCmの活性表面31には、所定個数(1個でもよいし複数個でもよい。)の子半導体チップCdがフェースダウンで接合されている。すなわち、子半導体チップCdは、活性表面11を親半導体チップCmの活性表面31に対向させた状態で、この親半導体チップCmに接合されている。

【0038】より具体的には、親半導体チップCmおよび子半導体チップCdはそれぞれチップ間接続用のパッド(図示せず)を有しており、このチップ間接続用のパッドの間が、金などの耐酸化性金属からなるバンプ2で相互接続されている。このようなバンプ2は、親半導体チップCmおよび子半導体チップCdの少なくとも一方に設けられれば、両チップCm、Cdの接合を行える。親半導体チップCmの活性表面31にはさらに、外部接続用のパッドPeが、縁部に近い位置に設けられている。このパッドPeは、基板1上に形成された配線パターン33に、ボンディングワイヤ35によって接続されるようになっている。

【0039】このようにして、基板1に接合された親半導体チップCm上に子半導体チップCdが接合され、さらに、親半導体チップCmと基板1とがワイヤボンディングで接続された状態で、このチップ・オン・チップ構造の半導体装置が、封止樹脂5によって封止される。この樹脂封止された状態が、図6(a)に示されている。この樹脂封止工程の後には、樹脂5の硬化後、グラインダーなどによって樹脂5が研削され、子半導体チップCdの非活性表面13が露出させられ、その後、さらに、樹脂5および子半導体チップCdの非活性表面13側が同時に研削される。こうして、ボンディングワイヤ35にまで到達しないように設定された研削目標厚Tまで、樹脂5および子半導体チップCdの研削が行われる(図6(b))。

【0040】続いて、たとえばダイシングソーを用いることにより、切断ラインDに沿って、チップ・オン・チップ構造の半導体装置の個片が切り出される(図6(c))。その後は、必要に応じて、基板1の下面(親半導体チップCmの接合面とは反対側の面)に、半田ボール7などの外部端子を接続する外部端子形成工程が行われる。この半田ボール7の近傍の構成は、図2に示された構造とほぼ同様である。このようにこの実施形態においては、子半導体チップCdを樹脂封止し、その後、封

止樹脂 5 と子半導体チップ C d の非活性表面 1 3 側を同時に研削することにより、子半導体チップ C d の非活性表面 1 3 と面一の表面 5 a を有する封止樹脂 5 によって子半導体チップ C d の側壁 1 2 が全周にわたって覆われた状態の半導体装置を得ることができる。また、この実施形態においては、親半導体チップ C m 上に実装された複数の子半導体チップ C d が共通に研削されるので、これらの複数の子半導体チップ C d の高さを等しくすることができるという利点がある。

【0041】なお、この実施形態のチップ・オン・チップ構造の半導体装置の組立においても、上述の図 3、図 4 または図 5 に示された樹脂封止方法を適用することができる。図 7 は、この発明の第 6 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 7 において、上述の図 1 に示された各部に対応する部分には、図 1 の場合と同じ参照符号を付して示す。

【0042】この実施形態では、基板の一形態であるリードフレーム 5 0 が用いられる。リードフレーム 5 0 は、半導体チップ C をマウントするためのアイランド部 5 1 と、外部接続のためのリード部 5 2 (外部接続端子) とを有している。そして、図 7 (a) に示すチップ接合工程では、アイランド部 5 1 に、半導体チップ C がダイボンドされる。この際、半導体チップ C の非活性表面 1 3 が、アイランド部 5 1 に対向させられる。この後、半導体チップ C の活性表面 1 1 に設けられたパッド (図示せず) と、リード部 5 2 との間が、ボンディングワイヤ 5 5 によって接続される。

【0043】この状態で、図 7 (b) に示すように (図 1 の場合とは天地を反転して図示してある。)、封止樹脂 5 により、半導体チップ C が封止される。この際、封止樹脂 5 は、半導体チップ C の側壁 1 2、活性表面 1 1 およびボンディングワイヤ 5 5 を併せて封止し、リードフレーム 5 0 のリード部 5 2 の一部が外部に露出するようにされる。続いて、図 7 (c) に示す研削工程が行われる。すなわち、グラインダーを用いることにより、図 7 (b) に示す研削目標厚 T まで研削される。この研削工程の初期には、樹脂 5 のみが研削され、次いで、樹脂 5 およびリードフレーム 5 0 のアイランド部 5 1 (半導体チップ C の非活性表面 1 3 側に対向している部分) が同時に研削され、引き続いて、樹脂 5、リードフレーム 5 0 および半導体チップ C の非活性表面側 1 3 が同時研削される。このようにして、樹脂 5 は、半導体チップ C の側壁 1 2 を覆い、かつ、この半導体チップ C の非活性表面 1 3 と面一の表面 5 a を有することになる。

【0044】この後は、たとえばダイシングソーを用いることにより、図 7 (c) の切断ライン D に沿って、樹脂 5 およびリードフレーム 5 0 を切断するための切り出し工程が行われ、図 7 (c) に示す半導体装置の個片が得られる。このようにして、この実施形態によれば、リードフレームを外部接続端子として有する薄型の半導体装置

を、半導体チップに割れや欠けを生じさせることなく作成することができる。

【0045】図 8 は、この発明の第 7 の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。この図 8 において、上述の図 1 に示された各部に対応する部分には同一の参照符号を付して示すこととする。この実施形態の特徴は、樹脂 5 (図 1 参照) による半導体チップ C の封止工程を省いた点にある。すなわち、図 8 (a) に示すように、基板 1 には、複数の半導体チップ C が、トランジスタや抵抗などの素子が形成された活性表層領域側の表面である活性表面 1 1 を基板 1 に対向させた状態で (すなわち、フェースダウンで)、バンプ 2 を介して、基板 1 に接合され、この基板 1 に形成された配線パターンに電気的に接続される。

【0046】半導体チップ C が基板 1 に接合された後には、活性表面 1 1 と基板 1 との間の空隙に液状樹脂 3 (アンダーフィル) が注入される。これにより、活性表面 1 1 側の表層領域に形成された素子の保護が図られる。続いて、基板 1 上の複数の半導体チップ C の非活性表面 1 3 に対して、半導体チップ C を樹脂封止しない状態で、研削工程が行われる。本願発明者の研究によれば、半導体チップ C を樹脂封止しなくとも、非活性表面 1 3 の研削工程は問題なく行えることが確認されている。

【0047】この研削工程では、図 8 (a) において二点鎖線で示す研削目標厚 T まで、半導体チップ C の非活性表面 1 3 側が、グラインダーを用いて研削される。研削目標厚 T は、たとえば、研削後の半導体チップ C の厚み  $t$  が、 $100 \sim 200 \mu\text{m}$  程度となるように設定される。続いて、たとえば、ダイシングソーを用いて、半導体チップ C 同士の間を設定された切断ライン D に沿って、基板 1 が切断され、図 8 (c) に示すように、半導体装置の個片が切り出される。

【0048】この後は、必要に応じて、図 8 (d) に示すように、基板 1 の半導体チップ C とは反対側に半田ボール 7 が形成される。この最終形態において、半導体チップ C は、非活性表面 1 3 はもちろんその側壁 1 2 においても樹脂封止がされている必要はない。このように、この実施形態によれば、半導体チップ C の樹脂封止を要しないので、半導体装置の製造工程を著しく簡素化できる。これにより、生産コストを低減できる上、生産性を著しく向上することができる。

【0049】以上、この発明の 7 つの実施形態について説明したが、この発明は、他の形態でも実施することができる。たとえば、上述の第 2、第 3 または第 4 の実施形態においては、個々の半導体チップ C を個別に樹脂モールドすることとしているが、2~3 個ずつ (すなわち、所定の複数個) の半導体チップ C にグループ分けして、各グループの複数個の半導体チップを一括して樹脂モールドするようにしてもよい。



【0050】また、上述の第2、第3または第4の実施形態の工程では、図3(d)において参照符号60で示すように、封止樹脂5から基板1がはみ出ることになる。これでも大きな問題はないが、この基板1のはみ出しが問題となるのであれば、樹脂5を通るように切断ラインD1（図3(c)参照）を設定し、この切断ラインD1に沿って樹脂5および基板1を切断すればよい。さらに、上述の各実施形態では、研削工程では、グラインダーによる機械的研削が行われることとしたが、この研削工程は、エッチング液を用いた化学的研削工程であってもよく、また、CMP（化学的機械的研磨）法のような化学的機械的研磨工程であってもよい。ただし、半導体チップの非活性表面側の研削または研磨は、研削精度よりも研削速度の方が重視されるから、上述の3つの方法のなかでは、グラインダーによる機械的研削方法が、生産効率の向上の観点からは、もっとも好ましい。

【0051】グラインダーによる機械的研削が行われた樹脂および半導体チップの非活性表面は、連続した削り跡を有することになるが、この削り跡は、必要に応じて、エッチングなどの化学的方法によって消すことができる。また、上述の実施形態では、半導体装置の個片を切り出すための切り出し工程に、ダイシングソーを用いることとしたが、たとえば、レーザビームによる切断などの他の切断手法が採用されてもよい。

【0052】その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

#### 【図面の簡単な説明】

【図1】この発明の第1の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

10

20

\*

\*【図2】半田ボールの近傍の構成を拡大して示す断面図である。

【図3】この発明の第2の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図4】この発明の第3の実施形態に係る半導体装置の組み立て工程を工程順に示す断面図である。

【図5】この発明の第4の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図6】この発明の第5の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図7】この発明の第6の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

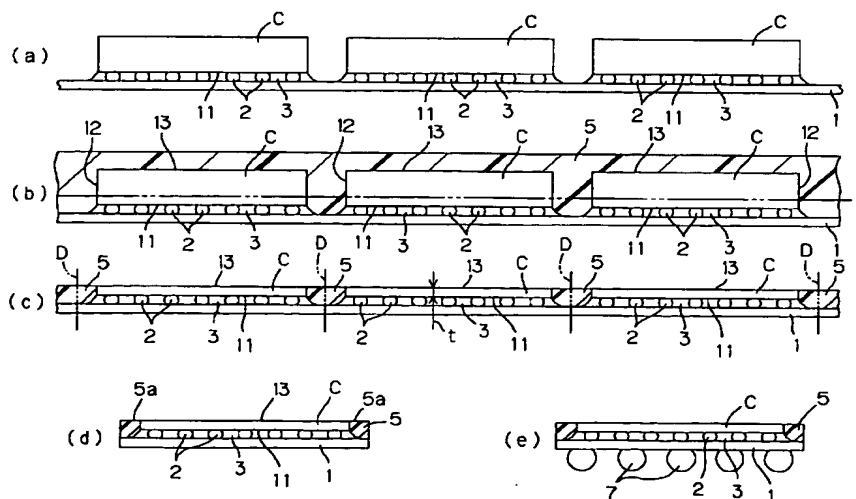
【図8】この発明の第7の実施形態に係る半導体装置の組立工程を工程順に示す断面図である。

【図9】先行技術による薄型半導体装置の製造工程を説明するための断面図である。

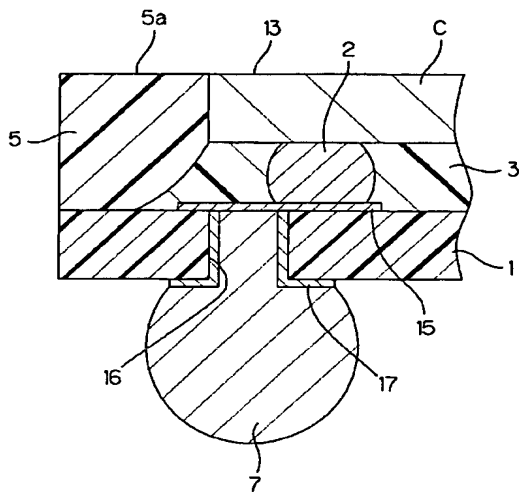
#### 【符号の説明】

- |      |         |
|------|---------|
| 1    | 基板      |
| 2    | バンプ     |
| 5    | 樹脂      |
| 11   | 活性表面    |
| 12   | 側壁      |
| 13   | 非活性表面   |
| Cd   | 子半導体チップ |
| Cm   | 親半導体チップ |
| D    | 切断ライン   |
| D1   | 切断ライン   |
| T    | 研磨目標厚   |
| * 50 | リードフレーム |

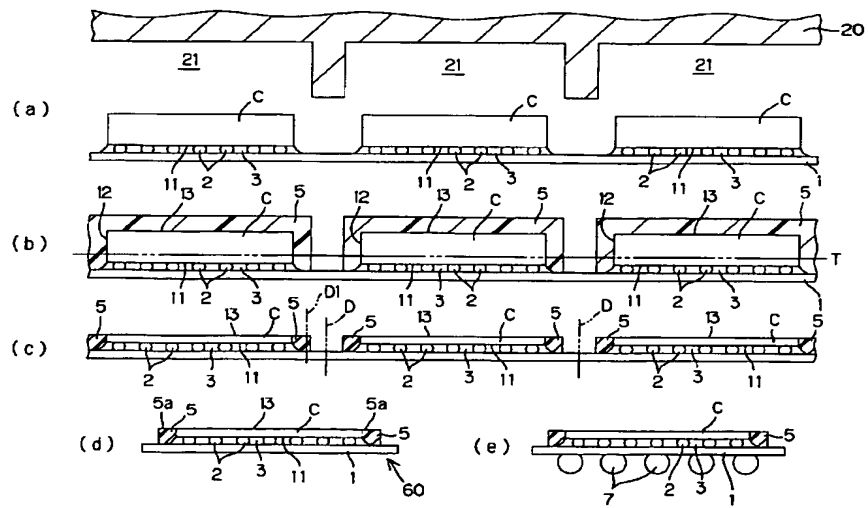
【図1】



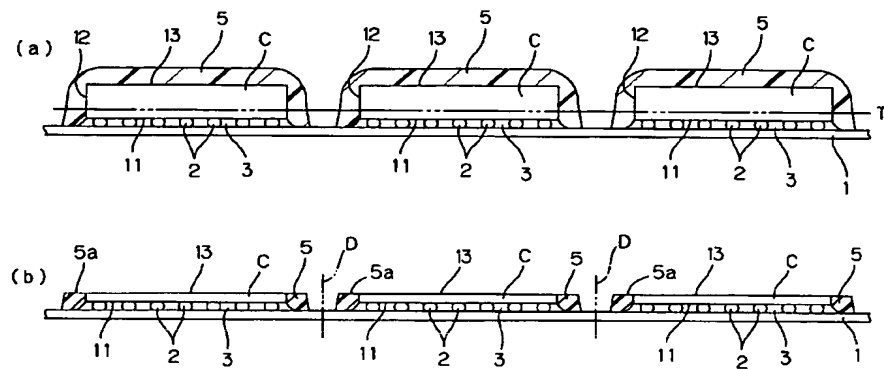
【図2】



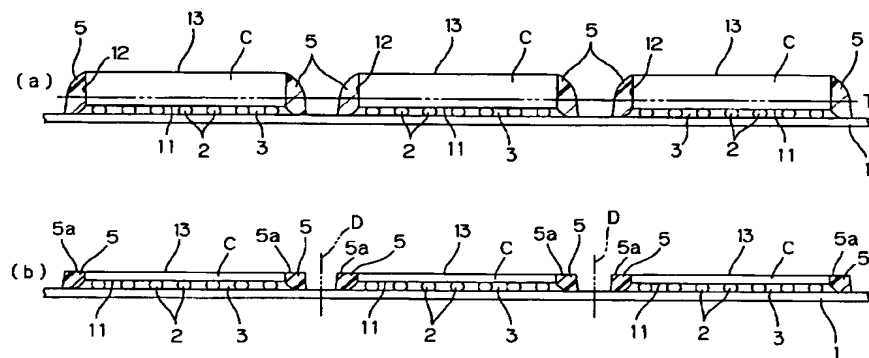
【図3】



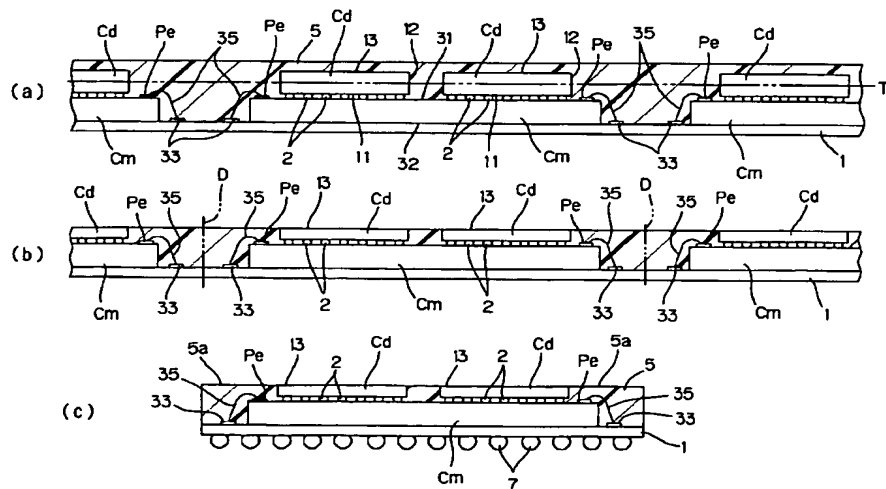
【図4】



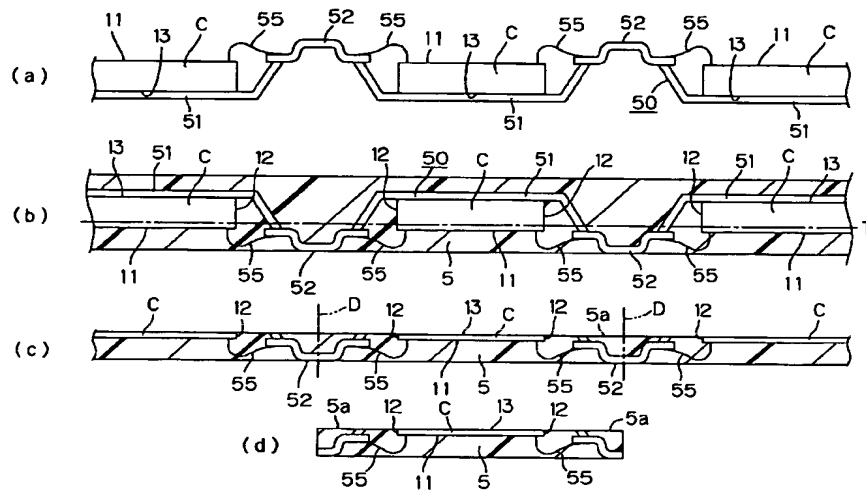
【図5】



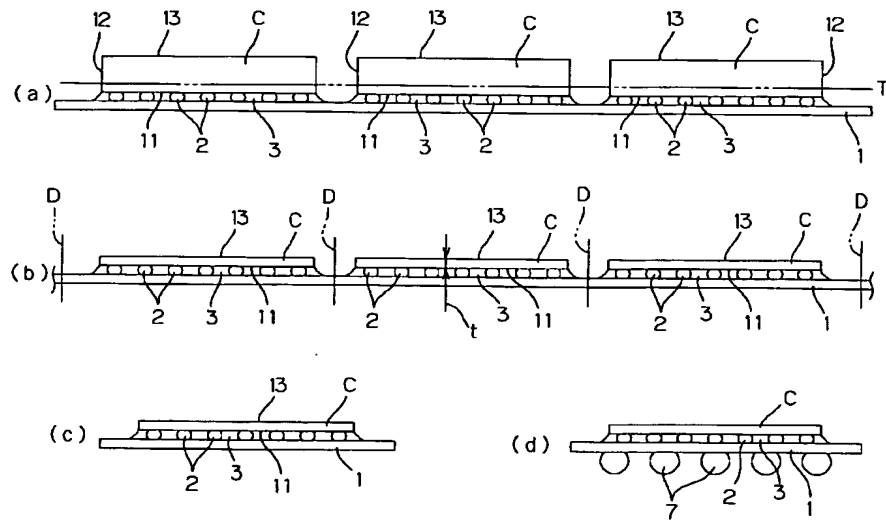
【図6】



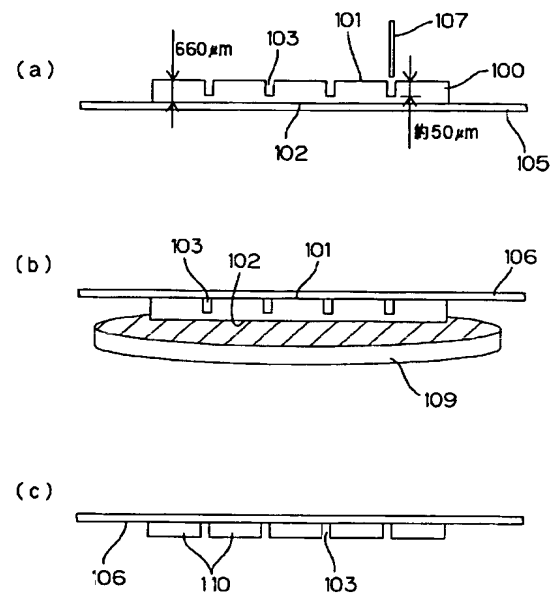
【図7】



【図8】



【図9】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
H01L 25/18

識別記号

F I

テーマコード (参考)